

CMOS Osilator Cincin dengan Keluaran Quadratur Dengan Pengendalian Frekuensi

Ceri Ahendyarti, Prapto Nugroho, Risanuri Hidayat

Departemen Teknik Elektro dan Teknologi Informasi Universitas Gadjah Mada

ceri.ahendyarti.sie13@mail.ugm.ac.id

Abstrak

Makalah ini mendiskusikan tentang Osilator cincin CMOS dengan keluaran quadrature yang bertujuan untuk mencari kinerja atau daya guna yang bagus yang mengkonsumsi daya yang kecil, rendah noise dan mendapat frekuensi yang tinggi, kami menggunakan metode menambah inverter *feedforward*. Topologi rangkaian yang diusulkan adalah osilator cincin quadrature yang mempunyai 4 inverter utama dengan penambahan 4 inverter tambahan yang mempunyai fasa yang berlawanan yang dirangkai dan ditempatkan di simpul diantara inverter utama. Osilator quadrature adalah osilator cincin yang mengeluarkan 4 keluaran sinyal yang berbentuk sinusoidal dan setiap keluaran berbeda fasa 90° . Osilator cincin mempunyai derau fasa yang tinggi dibandingkan dengan osilator LC, tetapi osilator cincin mempunyai rentang tala yang lebih lebar dan mudah diintegrasikan dalam chip. Makalah ini mendiskusikan tentang osilator cincin quadratur CMOS dengan teknologi 0.18 μm standar teknologi CMOS.

Kata kunci : quadrature ring oscillator, ring oscillator, CMOS ring Oscillator

1 Pendahuluan

Saat ini, teknologi komunikasi yang semakin meningkat pesat, dan standar komunikasi yang digunakan sekarang sangat bervariasi dari pengiriman data hingga bermacam frekuensi yang digunakan, sehingga dibutuhkan pembuatan skala rentang frekuensi yang lebar untuk mengaplikasikan sesuai kebutuhan pengguna alat telekomunikasi saat ini. Osilator cincin yang mempunyai rentang tala yang lebar dan sangat mudah diintegrasikan pada teknologi *chip* menjadi pilihan yang tepat dan yang sering digunakan oleh peneliti sebelumnya.. [1]–[5]

Penggunaan daya listrik yang hemat dan rendah adalah tuntutan sebuah alat elektronik saat ini, tetapi meskipun mengkonsumsi daya yang hemat, kinerja yang cepat dan maksimum pada mode kinerja maksimum pada frekuensi operasi tinggi. Jika sumber frekuensi dengan pembagi yang dapat diprogram ulang digunakan, osilator selalu dioperasikan pada kecepatan detak cepat dan juga daya tinggi. Sebuah osilator dengan jangkauan tala yang lebar dapat mengurangi kerumitan rangkaian dan penghematan daya tambahan.

Selain masalah jangkauan tala dan penerimaan gambar yang bagus, konsumsi daya adalah alasan utama dipilihnya metode membuat keluaran quadratur pada osilator cincin, karena metode penggunaan sel tunda yang terlalu mengonsumsi banyak daya daripada metode quadratur.. [6]–[9]

Berdasarkan berbagai alasan yang telah dikemukakan sebelumnya, paper ini bertujuan untuk mengembangkan kinerja osilator cincin yang mempunyai derau fasa yang rendah dengan cara membuat osilator cincin dengan keluaran quadrature dan menambah rentang tala

Pada bab 1, dibahas mengenai pendahuluan dan latar belakang penelitian. Bab 2 dibahas mengenai osilator cincin quadrature dan kendali frekuensi. Bab 3 mengenai hasil eksperimental dan pembahasan. Terakhir, bab 4 membahas mengenai kesimpulan.

2 Metode

2.1 Osilator Cincin Quadrature

Osilator cincin (Ring Oscillator) adalah osilator tanpa konduktor yang dihubungkan dengan koneksi cincin. Sedangkan Osilator cincin quadrature adalah osilator cincin yang menghasilkan 4 sinyal sinusoidal yang setiap sinyalnya berbeda fasa 90° [4]–[6]. Osilator cincin sering dipilih untuk diaplikasikan pada teknologi CMOS, karena mudah diintegrasikan dalam chip tidak seperti osilator LC yang membutuhkan tempat yang jauh lebih lebar dalam pengintegrasian. Tetapi osilator cincin mempunyai kelemahan derau fasa yang tinggi dibandingkan dengan osilator LC. Derau fasa yang tinggi membuat tantangan para peneliti untuk membuat metode yang digunakan untuk menekan derau fasa yang besar. [4]–[6], [10][11]

Beberapa metode ditemukan untuk mengurangi derau fasa yaitu dengan *injection locking*, dan salah satunya adalah dengan membuat keluaran osilator quadrature. Untuk membuat keluaran quadrature pada osilator cincin bisa dilakukan dengan beberapa teknik yaitu teknik *injection locking*, *interpolating phase*, dan *inverter* atau *coupled inverter*. [5], [10]

2.2 Rangkaian Osilator

Secara umum dasar dari rangkaian osilator cincin CMOS bekerja dengan sel tunda atau *inverter*, dengan jumlah ganjil paling kecil berjumlah tiga, dan disebut osilator cincin tiga tahap.[5], [10] Yang ditunjukkan pada Gambar 1.

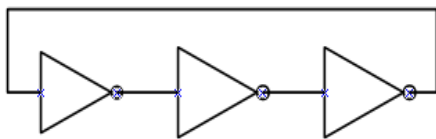
Inverter yang terkait dengan osilator cincin ini terdiri dari 2 yaitu *single ended* dan *differential*. Derau fasa osilator cincin differential meningkat seiring bertambahnya jumlah tahap (N) yang sama. Osilator cincin berbasis differential inverter mengkonsumsi daya lebih rendah daripada *single ended* inverter.

Pemakaian inverter sebagai sel tunda membuat adanya waktu tunda dari sinyal yang masuk dan keluar inverter maka frekuensi keluaran dari osilator bias dihitung dengan rumus:

$$f_{ocs} = \frac{1}{2N\tau_d} \quad (1)$$

dimana τ_d = waktu tunda tiap inverter

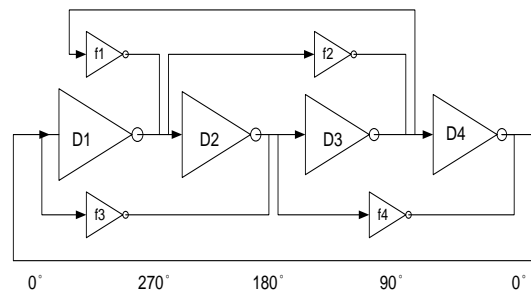
N = jumlah stage



Gambar 1. osilator cincin tiga tahap.

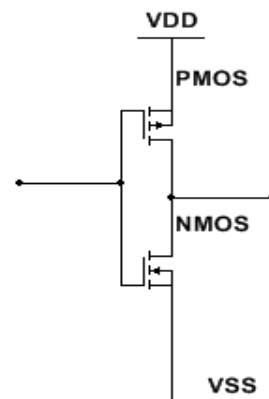
Untuk membuat keluaran quadrature dibutuhkan jumlah stage dari osilator yang berjumlah genap, dan sayangnya jika jumlah stage genap, menghasilkan keluaran yang statis dan stabil yang sering disebut "latch up" dan tidak bisa beresilasi.

Dari masalah diatas ada dua metode untuk membuat rangkaian beresilasi. Metode yang pertama adalah menggunakan differential sinyal dengan menggunakan current mode logic (CML) sel tunda dengan sumber tail current. Yang kedua dengan menambahkan umpan balik maju (feed forward) inverters diantara simpul-simpul yang mempunyai fasa sinyal yang berbeda. Gambar 2 menunjukkan osilator cincin dengan keluaran quadrature dengan menggunakan metode penambahan feedforward.



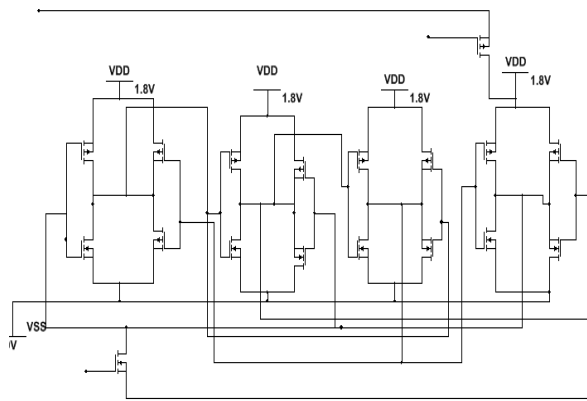
Gambar 2. osilator cincin tiga dengan metode penambahan inverter *feedforward*

Metode yang pertama mempunyai kekurangan pada konsumsi daya. Metode ini membuat konsumsi daya semakin besar dari sebelumnya karena arus bias yang konstan pada tail transistor [6]. Gambar 2 menunjukkan osilator cincin dengan keluaran quadrature dengan menggunakan metode penambahan feedforward. Inverter pada pada rangkaian berisi rangkaian yang terdiri dengan PMOS dan NMOS yang ditunjukkan gambar 3.



Gambar 3. topologi dari masing-masing sel tunda rangkaian yang diusulkan.

Untuk mencegah adanya latch up pada rangkaian osilator cincin berjumlah stage genap yang mempunyai keluaran statis, dengan menambahkan rangkaian. Untuk meningkatkan frekuensi dari osilator cincin dengan jumlah tahapan yang genap dan penambahan feed forward diantara simpulnya ditunjukkan pada Gambar 4. Empat inverter utama yang dengan penambahan 4 rangkaian inverter tambahan dengan fasa yang berlawanan.



Gambar 4. Total Rangkaian Osilator cincin quadrature.

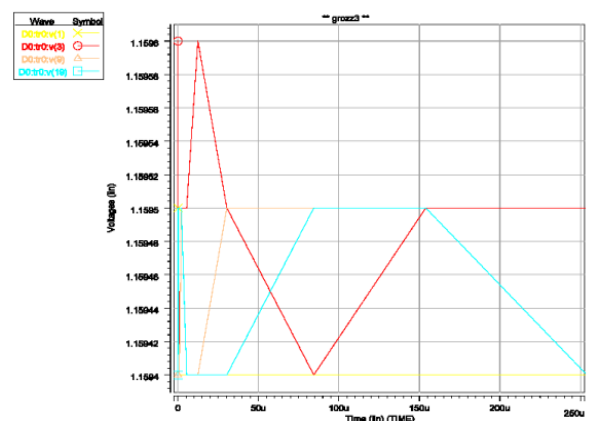
Bagian dari rangkaian dapat beroperasi sebagai negative -G, sel atau sebagai pembuatan kembali rangkaian, yang berdaya dua sinyal yang mempengaruhi level yang berlawanan. Inverter tambahan yang berlaku sebagai feed forwards bekerja sebagai sumber arus ujung atau *tail current* pada CML (current mode logic) pada osilator. Terdapat kekuatan threshold dari inverter feedforward yang berhubungan dengan kekuatan dari inverter utama untuk membuat osilasi yang stabil.

3. Pengendalian Frekuensi

Konsumsi arus pada inverter CMOS statis terutama terjadi karena proses proses pengisian dan simpul pengisian ulang pada kapasitor. Yang lebih rendah adalah arus, yang lebih panjang adalah waktu transisi. Oleh karena itu, kendali frekuensi dapat dicapai dengan mengarahkan atau memprogram arus terhadap pada *individual inverters stages*. Teknik ini diaplikasikan terhadap salah satu atau keseluruhan inverter untuk kondisi penurunan, kenaikan atau kedua sudut tersebut.

Pada umpan maju quadratur osilator dengan arus yang diarahkan secara diaplikasikan secara terpisah untuk dipasang hanya dengan inverter utama yang diajukan. Tidak ada arus yang dikendalikan yang diaplikasikan inverter umpan maju. Dengan pendekatan ini, kekuatan inverter umpan maju relative terhadap kekuatan utama inverter yang meningkat pada frekuensi yang lebih rendah. Pada frekuensi-frekuensi yang lebih rendah, konsep ini menyebabkan pembentukan isyarat untuk dibangkitkan kembali dan bagian utama dari persediaan arus digunakan sebagai arus shunt yang mengalir secara langsung dari Vdd ke Vss tanpa melakukan proses pengisian atau pengeluaran pada simpul kapasitansi sebagai hasil dari konsumsi arus tidak menurun pada frekuensi rendah dan fasa gangguan meningkat.

Pada proses pendekatan kami yang terbaru, kami mengajukan untuk mengendalikan total dari arus utama quadratur osilator lcm. Hal ini telah dilakukan sebuah sumber arus PMOS disambungkan ke bagian negative dari Vss (Gambar 4). Arus inti dikendalikan dengan mengaplikasikan tegangan yang tepat V_{pmos} dan V_{cmos} ke gerbang dari transistor arus yang dikendalikan. Sumber-sumber inti osilator inverter disambungkan ke sumber internal Vdd' dan Vss'. Dengan pendekatan ini, kekuatan rasio tertinggi diantara inverter utama dan inverter umpan maju di maintain pada beberapa arus inti sebagai hasil, konsumsi arus menurun dengan menurunnya frekuensi dan bentuk sinyal dan kinerja fasa noise bernilai relative tetap (konstan) pada rentang frekuensi kerjanya. Hal ini terjadi karena osilator arus inti pada dasarnya digunakan untuk proses pengisian dan disproses pengisian pada simpul kapasitansi internal pada beberapa frekuensi operasional. Oleh karena itu, transistor sumber arus menawarkan *supply rejection* dan penguatan pada gangguan pensakelaran.



Gambar 5. hasil simulasi osilator cincin quadrature

4. Kesimpulan

Makalah ini mendiskusikan tentang penambahan kinerja dari osilator cincin quadratur dengan metode penambahan rangkaian inverter *feedforward* yang berbeda fasa pada setiap simpul diantara inverter utama. Dengan peningkatan frekuensi dan pengontrollan frekuensi.

Penelitian ini menggunakan perangkat lunak atau simulator H-SPIICE dan didapatkan hasil yang frekuensi yang lebih besar 0.002ms. namun untuk phase noise dan daya yang rendah perlu penelitian lagi untuk hasil yang lebih baik.dalam rangkaian ini dengan meningkatkan nilai A_v (penguatan) dan kombinasi nilai W (*width*) dan L (*Leght*) pada transistor PMOS dan NMOS yang tepat.

Daftar Pustaka

- [1] O. Nizhnik, R. K. Pokharel, H. Kanaya, and K. Yoshida, "Low Noise Wide Tuning Range Quadrature Ring Oscillator for Multi-Standard Transceiver," vol. 19, no. 7, pp. 470–472, 2009.
- [2] P. Nugroho, R. K. Pokharel, A. Anand, R. Hashimura, G. Zhang, R. Dong, H. Kanaya, and K. Yoshida, "A Low Power 8-bit Digitally Controlled CMOS Ring Oscillator," pp. 504–507, 2012.
- [3] P. Nugroho, R. K. Pokharel, A. Anand, H. Kanaya, and K. Yoshida, "A Novel 14-bit Digitally Controlled Ring Oscillator," pp. 18–21, 2012.
- [4] P. Nugroho, R. K. Pokharel, A. Anand, A. Tomar, H. Kanaya, and K. Yoshida, "Development of Low Phase Noise Quadrature Output Digitally Controlled CMOS Ring Oscillator," pp. 255–258, 2011.
- [5] P. Nugroho, "Rangkaian Osilator Cincin dengan Sinyal Keluaran Quadrature untuk Aplikasi Komunikasi Nirkabel," vol. 1, no. 2, 2012.
- [6] M. Grözing, B. Philipp, and M. Berroth, "CMOS Ring Oscillator with Quadrature Outputs and 100 MHz to 3 . 5 GHz Tuning Range," vol. 2003, no. Esscirc, pp. 29–32, 2003.
- [7] R. S. Chen, P. A. Tirkas, C. A. Balanis, P. J. Leonard, Z. J. Cendes, N. Lu, J. L. Volakis, D. R. Wilton, A. F. Peterson, T. V Yioultsis, S. K. Selvaraja, P. Dumon, J. Brouckaert, K. De Vos, D. Van Thourhout, R. Baets, S. He, O. Express, Z. Han, S. Jang, Y. Chiu, C. Chang, C. Hsue, and K. Road, "CMOS QUADRATURE VCO USING THE," vol. 53, no. 11, pp. 2631–2634, 2011.
- [8] B. Chi and Z. Wang, "Quadrature Oscillator with Negative-Resistance Compensated Transformer Couple," pp. 441–444, 2005.
- [9] H. Ghonoodi and H. M. Naimi, "A Phase and Amplitude Tunable Quadrature Oscillator : Analysis and Design," vol. 58, no. 4, pp. 677–689, 2011.
- [10] B. Razavi, "Book-Design-of-Analog-CMOS-Integrated-Circuits-Behzad-Razavimarcado.pdf." Los Angeles, 2001.
- [11] B. Razavi, "A Study of Phase Noise in CMOS Oscillators," vol. 31, no. 3, pp. 331–343, 1996.